

Titre en français : Réseaux de Primitives neuronales, une architecture mixte analogique-digitale pour l'intelligence artificielle ultra faible consommation.

Titre en anglais : Primitive Neural Networks, a mixed analog-digital architecture for ultra low power artificial intelligence

Nom du directeur de thèse : Wenceslas Rahajandraibe

Co-direction : Mathieu Guérin et Valentin Gies

Tel : 06 28 35 76 85

E-Mail : valentin.gies@im2np.fr

Laboratoire : IM2NP

Financement : demandé

Type de financement : Financement public

Résumé en français :

Les Primitive Neural Networks (PNN) sont une architecture mixte-analogique et digitale permettant de réduire drastiquement la consommation d'énergie pour certaines tâches en intelligence artificielle. Cette architecture, travaillant sur des signaux monodimensionnels (acoustique par exemple) a pour objectif de réduire la consommation des systèmes de détection en dessous de 100uW en détection active en permanence (always on). Cette architecture fait actuellement l'objet d'une thèse orientée algorithmique pour résoudre les questions d'apprentissage liées à cette architecture mixte. L'objectif de cette nouvelle thèse est de proposer une implantation silicium du modèle tel que défini actuellement, et de proposer des évolutions implantables en silicium de ce modèle permettant d'améliorer les capacités de détection et caractérisation de signaux, par exemple en ajoutant de nouvelles primitives analogiques telles que des outils permettant l'analyse par ondelettes, la corrélation de signaux ou autres.

La thèse se structurera de la manière suivante :

- 1^{ère} année : compréhension du modèle des PNN, implantation et validation de primitives unitaires au sein d'un silicium.
- 2^e année : proposition d'une architecture silicium complète permettant d'implanter le modèle proposé et validation de celui-ci. Travaux sur des primitives mixte analogiques-digitales unitaires et validation de celle-ci.
- 3^e année : améliorations du modèle global par l'intégration des primitives validées au sein de l'architecture silicium proposée.

Résumé en anglais :

Primitive Neural Networks (PNN) is a mixed analog and digital architecture that allows to drastically reduce the power consumption for some tasks in artificial intelligence. This architecture, working on

monodimensional signals (acoustics for example) aims at reducing the power consumption of detection systems to below 100uW in active detection (always on). This architecture is currently the subject of an algorithmic oriented thesis to solve learning issues related to this mixed architecture. The objective of this new thesis is to propose a silicon implementation of the model as currently defined, and to propose silicon implementable evolutions of this model to improve the capabilities of detection and characterization of signals, for example by adding new analog primitives such as tools for wavelet analysis, signal correlation or others.

The thesis will be structured as follows:

- 1st year: understanding the PNN model, implementation and validation of unitary primitives within a silicon.
- 2nd year: proposal of a complete silicon architecture allowing the implementation of the proposed model and its validation. Simultaneously, a work will be done on mixed analog-digital unitary primitives, including their validation.
- 3rd year: improvement of the global PNN model by integrating the validated primitives within the proposed silicon architecture.

Profil du candidat recherché :

Titulaire d'un diplôme de niveau Bac+5 (Master, Diplôme d'ingénieur ou équivalent), le candidat devra avoir un profil avec une expérience en conception de circuits électroniques sur Silicium. En particulier, il devra maîtriser :

- La physique du semi-conducteur / CMOS
- La saisie de schémas électriques silicium (Vistoso-Cadence).
- Les dessins de masques (layout) de circuits.
- La caractérisation de circuits sous pointes ou en boîtier.

Il devra également être à même de travailler avec d'autres chercheurs spécialisés en systèmes et informatique embarqués afin de comprendre le modèle des PNN, de l'intégrer au sein d'un composant silicium et de contribuer à son évolution.

Publications sur le sujet :

S. Marzetti, V. Gies, V. Barchasz, H. Barthelemy, H. Glotin - Comparing Analog and Digital Processing for Ultra Low-Power Embedded Artificial Intelligence. 2022 IEEE International Conference on Internet of Things and Intelligence Systems (IoT&IS) DOI: 10.1109/IoT&IS56727.2022.9975931

Insertion professionnelle après thèse : laboratoire ou Institut publique et/ou privée, Entreprise du secteur Électronique et Informatique embarquée.